



## PATENT ABSTRACTS OF JAPAN

(11) Publication number: **05226368 A**(43) Date of publication of application: **03.09.93**

(51) Int. Cl. **H01L 21/336**  
**H01L 29/784**  
**G02F 1/136**  
**G06F 15/60**  
**H01L 27/12**

(21) Application number: **04059399**(71) Applicant: **SONY CORP**(22) Date of filing: **13.02.92**(72) Inventor: **MUKAI MIKIO****(54) SIMULATING METHOD FOR SEMICONDUCTOR DEVICE**

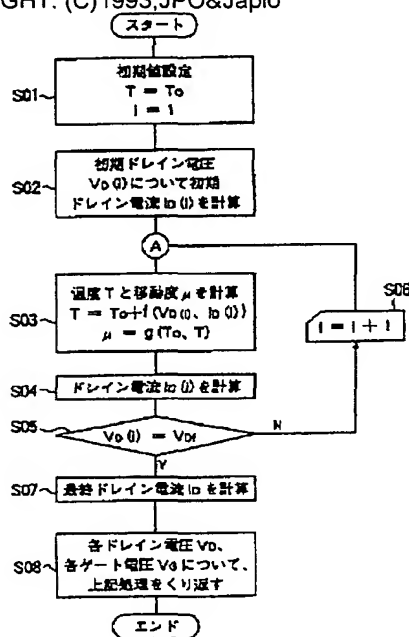
requested results.

COPYRIGHT: (C)1993,JPO&amp;Japio

**(57) Abstract:**

**PURPOSE:** To enable the precise results of simulation to be obtained by a method wherein the temperature change by self-heating of semiconductor circuit itself as well as the mobility changed by the temperature change are computed so as to simulate the operation of the circuit in a semiconductor device by using the changed mobility.

**CONSTITUTION:** In order to simulate the operation of the circuit in a semiconductor device encircled by an insulator, the temperature change by self-heating of the circuit itself in the semiconductor device as well as the mobility changed by the temperature change are computed so as to simulate the actuations of the semiconductor device using the changed mobility. For example, when the actuations of a transistor in an SO1 device are simulated, the temperature raise by self-heating specified by a drain voltage  $V_D$  and a drain current  $I_D$  is computed so as to compute the mobility considering the temperature raise. Finally, the Poisson's equation, the current continuous formula, etc., are solved using the mobility  $\mu$  to compute the



(19) 日本国特許庁 (J P)

(12) 特 許 公 報 (B 2)

(11) 特許番号

特許第3128931号  
(P3128931)

(45) 発行日 平成13年1月29日 (2001.1.29)

(24) 登録日 平成12年11月17日 (2000.11.17)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	
H 0 1 L	29/786	H 0 1 L	29/78 6 2 4
G 0 6 F	17/50		27/12 Z
H 0 1 L	27/12		29/00
	29/00		29/78 6 2 6 Z
		G 0 6 F	15/60 6 1 2 A
			請求項の数1 (全 4 頁)

(21) 出願番号 特願平4-59399

(22) 出願日 平成4年2月13日 (1992.2.13)

(65) 公開番号 特開平5-226368

(43) 公開日 平成5年9月3日 (1993.9.3)

審査請求日 平成11年2月1日 (1999.2.1)

(73) 特許権者 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 向井 幹雄

東京都品川区北品川6丁目7番35号 ソ

ニー株式会社内

(74) 代理人 100094053

弁理士 佐藤 隆久

審査官 河本 充雄

(58) 調査した分野 (Int.Cl.<sup>7</sup>, DB名)

H01L 29/786

H01L 27/12

H01L 29/00

G06F 17/50

J I C S T ファイル (J O I S)

(54) 【発明の名称】 半導体デバイスのシミュレーション方法

1

(57) 【特許請求の範囲】

【請求項1】 絶縁物で包囲された半導体デバイスの動作のシミュレーション方法において、  
その半導体デバイス自体の自己発熱による温度変化、および、その温度変化によって変化する移動度を算出し、この変化した移動度を用いて上記半導体デバイスの動作をシミュレーションすることを特徴とする半導体デバイスのシミュレーション方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は半導体デバイス内の回路をシミュレーションする方法に関するものであり、特に、SOI (Silicon On Insulator) 形半導体デバイス、あるいは、TFT (Thin Film Transistor) などのように絶縁体で包囲されトランジスタなどからの温度伝

2

達が妨げられ、自己発熱の効果の大きい半導体デバイス内の回路のシミュレーションに適した半導体デバイスのシミュレーション方法に関する。

【0002】

【従来の技術】 図5は従来の半導体デバイスのシミュレーション方法の1例のフローチャートを示す。このシミュレーション例はSOIデバイス内のMOSトランジスタのドレイン電流 $I_D$ を種々のドレイン電圧 $V_D$ およびゲート電圧 $V_G$ について計算するものである。

10 ステップS11 (図5) : シミュレーションプログラムは先ず初期設定を行う。この初期設定としては、温度 $T$ を動作温度である或る初期温度 $T_0$ に設定し、繰り返し回数インデックス $i$ を1に初期化する。

ステップS12 : 次いでシミュレーションプログラムは移動度 $\mu$ を計算する。移動度 $\mu$ は下記式で定義される。

【数1】

$$\mu = \mu_0 \cdot (T_0 / T)^\alpha$$

ただし、 $\mu_0$  は初期移動度であり、 $\alpha$  は定数である。  
 ステップS13：シミュレーションプログラムは与えられた（所定の）ドレーン電圧 $V_D$  および与えられたゲート電圧 $V_G$  について、すでに知られているポアソン方程式および電流連続式を解いてドレーン電流 $I_D$  を計算する。このドレーン電流 $I_D$  が所定の誤差範囲内に入るまで、繰り返し回数インデックス $i$  を進めて上記ドレーン電流 $I_D$  を計算するための反復計算を行う。

ステップS14：あるドレーン電圧 $V_D$  およびゲート電圧 $V_G$  についてドレーン電流 $I_D$  が計算されたら、次の異なるドレーン電圧 $V_D$  および異なるゲート電圧 $V_G$  についての上記ステップの動作を反復して、それぞれのドレーン電圧 $V_D$  およびゲート電圧 $V_G$  についてドレーン電流 $I_D$  を算出する。

【0003】

【発明が解決しようとする課題】上述した半導体デバイスのシミュレーション方法は、温度 $T$ を初期温度 $T_0$ の値に固定している。通常の半導体デバイスの場合にかかる前提においてシミュレーションしてもある程度の精度でドレーン電流を算出できるが、ドレーン電流による発熱が十分に放熱されない半導体デバイス、たとえば、SOIデバイス、TFETデバイスなどのようにトランジスタなどの回路が絶縁物で包囲されている半導体デバイスをシミュレーションするとそのデバイス内の自己発熱に依存する移動度の変化を考慮しないと正確なシミュレーション結果が得られないことが判明した。

【0004】

【課題を解決するための手段】上記問題を解決するため、本発明においては、半導体デバイス内における自己発熱を考慮し、自己発熱による温度上昇（温度変化）を算出し、さらにこの温度変化から移動度の変化を算出し、算出された移動度を用いて半導体デバイスのシミュレーションを行う。したがって、本発明によれば、絶縁物で包囲された半導体デバイスの動作をシミュレーションする方法において、その半導体デバイスの自己発熱による温度変化、および、その温度上昇によって変化する移動度を算出し、この変化した移動度を用いて上記半導体デバイスの動作をシミュレーションすることを特徴とする半導体デバイスのシミュレーション方法が提供される。

【0005】

【作用】絶縁物が包囲され熱放出が充分でない半導体デバイス、たとえば、SOIデバイスにおいて、トランジスタ部分における自己発熱に伴う温度上昇を算出し、その温度変化に伴う移動度の変化を算出する。温度変化を考慮した移動度を用いて、ポアソン方程式および電流連続式などを解いて、求める結果を算出する。

・ ・ ・ (1)

【0006】

【実施例】図1に本発明の半導体デバイスのシミュレーション方法の実施例を示す。図2に図1に示した半導体デバイスのシミュレーション方法に対象となるSOIデバイスの斜視図を示す。図3に図2に示したSOIデバイスのトランジスタ部分の断面図を示す。図4に図1に示した半導体デバイスのシミュレーション方法による結果としてのドレーン電圧 $V_D$  とドレーン電流 $I_D$  との関係を示す特性図を示す。

【0007】図2に図解したSOIデバイス1内のトランジスタ部分は厚さ $t_{b0}$ 、幅 $W$ 、長さ $L$ の大きさである。このSOIデバイス1は図3に示すように、シリコン絶縁基板11に包囲された領域に $p^-$ 形（型）領域15、その両側に $n^+$ 形領域16および $p^+$ 形領域17が形成されている。 $p^-$ 形領域15の上にゲート酸化膜18が形成され、その上にゲート膜19が形成されている。 $n^+$ 形領域16はソース領域、 $n^+$ 形領域17はドレーン領域として機能する。ソース領域16とドレーン領域17とは逆でもよい。SOIデバイス1はシリコン絶縁基板11で包囲されているから、このシリコン絶縁基板11の熱伝導度が低く、ドレーン電流 $I_D$ が流れるとその電流に伴う発熱が十分に放熱されない。たとえば、シリコン絶縁基板11の二酸化シリコン（ $SiO_2$ ）の熱伝導度 $\kappa_{011}$ は0.014 [Watt/cm $^\circ$ C]であり、 $p^-$ 形領域15、ソース領域16、ドレーン領域17のシリコンの熱伝導度 $\kappa_0$ は1.5 [Watt/cm $^\circ$ C]であり、シリコン絶縁基板11はドレーン領域17の約100倍程度、熱伝導度が低く、放熱されずデバイス内での自己発熱の要因となっている。その結果、SOIデバイス1は自己発熱し、温度が上昇する。温度上昇は移動度の変化につながるから、ドレーン電流が変化するはずである。図1に示す半導体デバイスのシミュレーション方法はかかる条件を考慮してシミュレーションを行う。

【0008】ステップS01（図1）：シミュレーションプログラムにおいて初期設定が行われる。つまり、温度 $T$ としてSOIデバイス1の通常動作温度である初期温度 $T_0$ に設定され、繰り返し回数インデックス $i$ が1に設定される。

ステップS02：上記初期温度条件および所定のドレーン電圧 $V_D$  およびゲート電圧 $V_G$  について初期値としてのドレーン電流 $I_D$ （ $i=1$ ）が計算される。

ステップS03：上記算出されたドレーン電流 $I_D$ を用いてその時の温度変化（温度上昇） $\Delta T$ を温度変化関数 $f(V_D(i), I_D(i))$ を用いて算出する。この温度変化関数 $f(V_D(i), I_D(i))$ はドレーン電圧 $V_D$  とドレーン電流 $I_D$  との関数で表され、その詳

細は下記式で表される。

\* \* 【数2】

$$\Delta T = f(V_D(i), I_D(i)) \\ = [V_D(i) \times I_D(i) \times t_{b0}] / [\kappa_{011} \times A] \quad \cdots (2)$$

ただし、 $t_{b0}$ はSOIデバイス1の厚さであり、 $\kappa_{011}$ はシリコン絶縁基板11の熱伝導度であり、 $A$ はSOIデバイス1のトランジスタ部分の面積である。ドレーン電圧 $V_D$ とドレーン電流 $I_D$ の積が温度上昇を規定しており、ドレーン電流 $I_D$ が大きくなると温度上昇が高くなる。温度変化 $\Delta T$ が算出されたら、シミュレーションプログラムは初期温度 $T_0$ にこの温度変化を加算して温度 $T$ を更新する。ついで、この更新された温度 $T$ を用いて移動度 $\mu$ を計算する。この移動度 $\mu$ の計算は式1による。

【0009】ステップS04：温度上昇に依存して変化する移動度 $\mu$ を用いて、従来と同様、ポアソン方程式および電流連続式を用いて、所定のドレーン電圧 $V_D$ およびゲート電圧 $V_G$ についてドレーン電流 $I_D(i)$ を計算する。

ステップS05：ドレーン電圧 $V_D(i)$ が最終ドレーン電圧 $V_{Df}$ に到達したか否かを判定する。

ステップS06：ドレーン電圧 $V_D(i)$ が最終ドレーン電圧 $V_{Df}$ に到達していない場合、繰返し回数インデックス $i$ を1だけ進めて、次のドレーン電圧 $V_D(i)$ について、上記ステップS03から、上述した計算処理※

※を繰り返す。

【0010】ステップS07：所定の最終ドレーン電圧 $V_{Df}$ についてドレーン電流 $I_D$ を計算する。このドレーン電流 $I_D$ はSOIデバイス1の自己発熱を考慮した正確な結果である。

10 ステップS08：次の所定のドレーン電圧 $V_D$ および次の所定のゲート電圧 $V_G$ について、上記シミュレーション処理を繰り返す。以上により、SOIデバイス1内の自己発熱を考慮した種々のドレーン電圧 $V_D$ 、ゲート電圧 $V_G$ についてドレーン電流 $I_D$ が求められる。

【0011】本発明の実施例の半導体デバイスのシミュレーション方法による具体的数値例を述べる。シリコン絶縁基板11で包囲された幅 $W=2\mu m$ 、長さ $L=10\mu m$ 、面積 $A=20\mu m^2$ とし、厚さ $t_{b0}=0.092\mu m$ とする。シリコン絶縁基板11の熱伝導度 $\kappa_{011}=0.014$  [Watt/cm $^\circ$ C]を用いる。また、式1における移動度 $\mu$ の定数 $\alpha$ を $\alpha=1$ とする。上記データを用いて、ドレーン電圧 $V_D=2V$ 、 $5.5V$ 、ドレーン電流 $I_D=4mA$ における温度上昇 $\Delta T$ と、初期移動度 $\mu_0$ に対する温度変化を考慮した移動度 $\mu$ の比率： $\mu/\mu_0$ の計算結果を下記表1に示す。

表1

$V_D$ [V]	$I_D$ [mA]	$\Delta T$ ( $^\circ$ C)	$\mu/\mu_0$
2	4	26.3	0.91
5.5	4	72.3	0.79

【0012】上記結果に基づくドレーン電圧 $V_D$ とドレーン電流 $I_D$ との特性図を図4に示す。曲線CV1が本実施例に基づく特性結果を示し、曲線CV2が従来の半導体デバイスのシミュレーション方法による結果を示す。曲線CV2は温度を一定とし、移動度 $\mu$ を一定としているので、ドレーン電圧 $V_D$ の増大にともないドレーン電流 $I_D$ が増大し飽和値に到達する。しかしながらこの値は微分負性抵抗効果を示しておらず正確ではない。曲線CV1は、ドレーン電圧 $V_D$ がある大きさを越えると、SOIデバイス1のドレーン電流 $I_D$ およびドレーン電圧 $V_D$ に依存する自己発熱に伴いSOIデバイス1内部の温度が相当上昇し、移動度 $\mu$ が低下し、その結果、ドレーン電流 $I_D$ が減少し、微分負性抵抗効果を示しており、実際のSOIデバイス1の挙動を示している。

【0013】以上、SOIデバイスについて例示したが、本発明の半導体デバイスのシミュレーション方法はSOIデバイスに限らず、TFTデバイスなど絶縁物に起因する放熱が充分でない半導体デバイス内の回路のシミュレーションに好適に適用できることは論を待たない。さらに上述した例では、ポアソン方程式および電

30 流連続式の解法に適用したが、その他のモデル数式あるいはアルゴリズム、たとえば、運動量保存、エネルギー保存を含む方程式などにも適用できる。

【0014】

【発明の効果】本発明の半導体デバイスのシミュレーション方法を半導体デバイスの動作をシミュレーションすると、半導体デバイス自体の発熱に伴う温度変化を考慮した正確な半導体デバイスの動作についてのシミュレーション結果が得られる。

【図面の簡単な説明】

40 【図1】本発明の半導体デバイスのシミュレーション方法の実施例のフローチャートである。

【図2】本発明の半導体デバイスのシミュレーション方法に適用する半導体デバイスの斜視図である。

【図3】図2に示す半導体デバイスの断面図である。

【図4】本発明の実施例の半導体デバイスのシミュレーション方法により得られたドレーン電圧とドレーン電流の関係を示す特性図である。

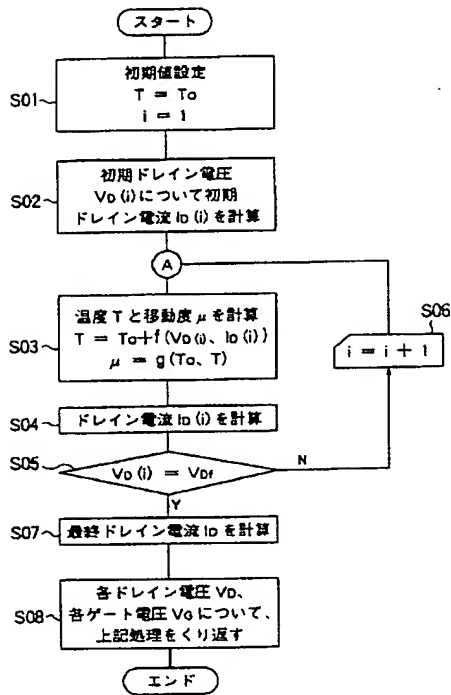
【図5】従来の半導体デバイスのシミュレーション方法を示すフローチャートである。

【符号の説明】

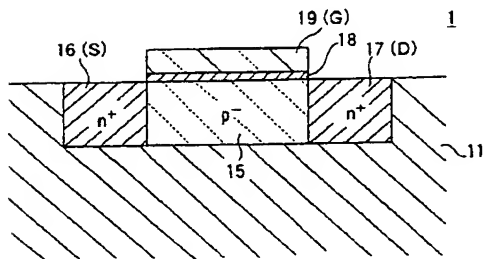
7

- 1・・・SOIデバイス,  
 11・・・シリコン絶縁基板,  
 15・・・p<sup>-</sup>形領域,  
 16・・・ソース領域,

【図1】



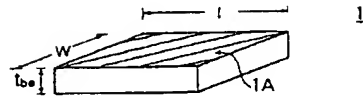
【図3】



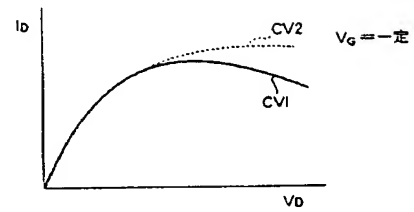
8

- 17・・・ドレイン領域,  
 18・・・ゲート酸化膜,  
 19・・・ゲート膜。

【図2】



【図4】



【図5】

